

双路同瞬值12位数据采集器

钱神恩

摘要: 适用于 APPLE II 微型机的多路数据采集器通常是由模拟开关对多个模拟量分时切换输入的。本文介绍一个与 APPLE II 微型机适配的双路同瞬采集的12位数据采集器。该采集器尤为适用于双通路锁相放大器的正交矢量运算或双光路测量信号的处理。该采集器设计简单, 成本低, 性能可靠。本文介绍了这种数据采集器的硬件构成, 与计算机APPLE II 适配的系统控制信号联接方法, 给出了采集两路同瞬值12位数据采集器软件编程的流程图。

一、引 言

众所周知, 微型机可以实现工业生产过程控制和监视, 还可以完成实验室计量、测试和数据处理。这里介绍一种双通道同瞬采集的12位数据采集器, 它能完成先进的测量仪器与受控同服装置与计算机的联接, 适用于对两路信号需要采集同一瞬值的情况。

在弱信号检测中, 正交锁相放大器输出的两路正交信号经这个数据采集器与 APPLE II 微型机联接, 可实现对微弱信号的模拟量相关检测、正交矢量解算、卷积平滑处理, 最终将淹没在噪声中的信号恢复出来。在光谱测量中, 若将两路光度信号经这个数据采集器送到 APPLE II, 可对谱图进行诸如扣除背景、归一化、重加平均、统计平均或其它数学模式的处理。APPLE II 具有高分辨率作图能力, 能将测量结果以一定模式描绘在CRT屏幕上, 并能选择不同的幅面尺寸, 由打印机记录测量函数谱图。

二、系 统 构 成

该数据采集器适配APPLE II 微型计算机, 使用时将数据采集器接口板嵌入计算机外设接口插槽上。可由汇编语言或高级语言控制其采样和转换操作。其主要性能指标如下:

采样通道: A, B, AB

分辨率: 12位

一路采样最大采样周期: $60\mu\text{s}$

二路同瞬采样最大采样周期: $140\mu\text{s}$

输入信号极性: 双极性

输入信号幅度: $0\sim\pm 5\text{V}$, $0\sim\pm 10\text{V}$

最大线性误差: $\pm 1/2\text{LSB}$

输入阻抗: $10^{10}\Omega$

一个数据采集器一般由模拟多路开关、采样—保持器和 A/D 变换器几部分组成, 每个部分都有一定的性能要求。例如多路模拟开关必须具有足够低、并且温度稳定性好的导通电

阻，低的漏电流和开关延迟时间。采样—保持器应具有低的失调电压，高的线性度，快的采样时间和窗孔时间，及低的采样至保持失调特性。此外配接的保持电容应有足够低的介质吸收系数，以防止由于“模拟存贮”效应引起的误差。

A/D变换器是系统的关键部件，其精度决定着整个采集器的精度，当考虑 A/D 变换器与微机联接时，应该容易配接。

本系统的构成见图 1。A/D变换器采用美国AD公司的AD574，它是完整的12位带参考电源和时钟的变换器，具有完备的8位和12位微处理器总线接口。由带电压参考源的精密12位 DAC 芯片和逐次逼近比较寄存器、时钟输出缓冲器和控制电路芯片两部分组成。其结构框图见图 2。转换时间25 μ s，在0~75 $^{\circ}$ C 温度范围内，保证有可靠的线性度和长时期稳定度。

采样—保持器采用美国国家半导体公司的LF398。在0~70 $^{\circ}$ C 温度范围内最大输入失调

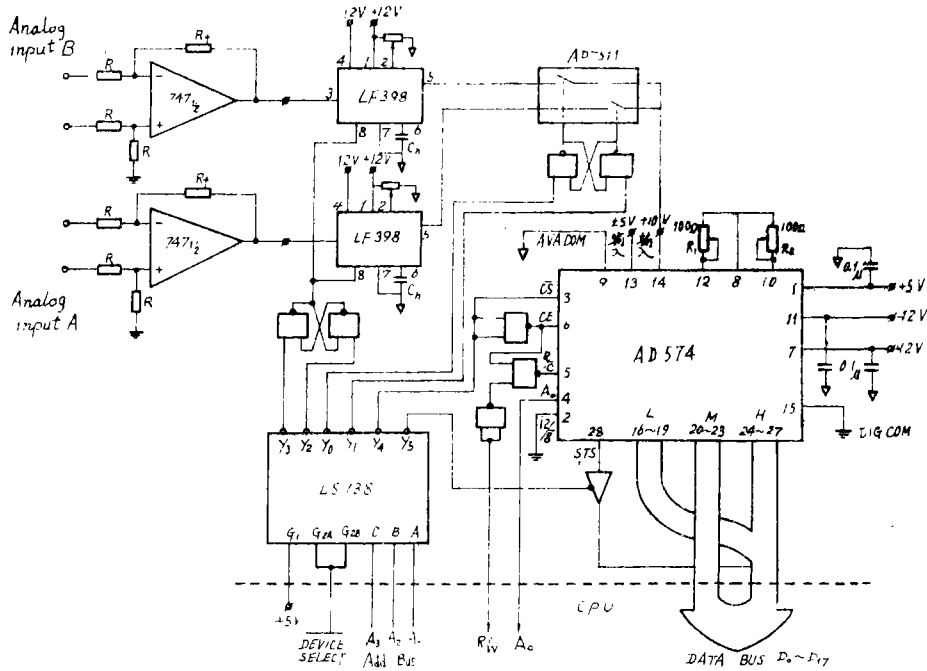


图 1 系统硬件图

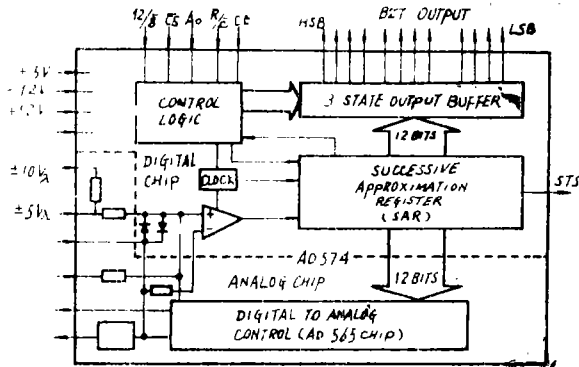


图 2 AD574结构框图

电压为 2mV ，典型直流增益精度为 0.002% ，典型获得时间为 $6\mu\text{s}$ （稳定精度为 0.01% ），输入阻抗为 $10^{10}\Omega$ 。采用低介质吸收系数的聚苯乙烯电容作保持电容。模拟开关采用AD公司AD7511，它的导通电阻 75Ω ，温度漂移 $\pm 0.5\%/^{\circ}\text{C}$ ，各组开关导通电阻差异 $<1\%$ ，导通或截止时间 $<200\text{ns}$ 。

由于输入是双极性电压信号，这时A/D变换器的内部参考源应接成双极性形式，见图1。图中 R_1 、 R_2 是分别用来调整偏移和增益的，如果不需调整的话可用固定电阻代之。脚13对应满度 $\pm 5\text{V}$ 输入时情况，脚14是对应 $\pm 10\text{V}$ 满度输入时情况。脚9为模拟地，必须直接与系统的模拟参考点相联。脚15是数字地，可与最方便的参考地联接。如果数字地中含有高频噪声，这噪声将馈送到转换器，因此在联接这些地时应加留心。

三、系统的控制与时序

数据采集器控制系统的主要功能在于支配采样与保持过程的交替，变换器的变换与读出操作，实现12位字长与8位计算机数据总线适配所必要的变换器输出格式选择，实现以查询方式将数据转移到计算机内存的指令联接。它在硬件上是与计算机总线联接的逻辑电路，在软件上即要协调各部动作的时序，在编程处理上还要压缩执行每一事件的最少时间，以期提高数据采集的速率。

AD574有2组控制线，总控制线（ \overline{CE} 、 \overline{CS} 和 $\overline{R/C}$ ）是完成装置的定时（ \overline{CE} ）、片选（ \overline{CS} ）、控制变换周期开始和读数据（ $\overline{R/C}$ ）功能。内部寄存器控制线（ A_0 ， $12/\overline{8}$ ）用来选择变换器的转换字节长短和数据输出格式。

总控制线对开始转换和读数据操作的控制由 \overline{CE} 、 \overline{CS} 和 $\overline{R/C}$ 状态来实现，当 $\overline{CE} = 1$ ， $\overline{CS} = 0$ ， $\overline{R/C} = 0$ 时则转换开始；当 $\overline{CE} = 1$ ， $\overline{CS} = 0$ ， $\overline{R/C} = 1$ 时读允许。

变换器内部寄存器控制线 A_0 （字节选择）和 $12/\overline{8}$ （数据格式）的选用方式，与变换器对计算机数据线的适配有关。 $12/\overline{8}$ 必须硬接到高电平（ $+5\text{V}$ ）或低电平（数字地）。如果 $12/\overline{8}$ 接到高电平，那么当总控制线置读功能时整个12位数据允许读出。要适配8位数据总线， $12/\overline{8}$ 须硬接到低电平，在这种模式下，每次只有高8位或低4位允许被读，至于高8位还是低4位由 A_0 确定，而无须再外接三态缓冲器。因此适配8位数据总线在读一组数组期间（ $\overline{R/C} = 1$ ） A_0 置低电平，先令高8位数据允许读出，数据线脚20~27并行进入计算机，再令 A_0 置高电平，使高8位失效，让低4位数据允许读出，低四位数据线并在脚24~27输出，而此时脚20~23全无效。

在A/D变换器变换周期内（ $\overline{R/C} = 0$ ）， A_0 线还具有控制转换字长功能。如果初始周期之前 A_0 保持低电平，那么转换周期为 $25\mu\text{s}$ ，将输入的模拟量转换成一个完整12位字长数据；如果初始周期之前 A_0 保持高电平，那么转换为短周期 $16\mu\text{s}$ 变换结果为一组8位数据。 A_0 线必须在初始周期之前被置定，并一直保持其到转换周期到来，即 STS 变高（28脚）。因此在转换周期和读数据周期， A_0 线的作用有差别，并且控制方式亦有不同。

STS 是状态线，输出信号。转换周期开始时 STS 为高，当转换一完成 STS 就变低，处理器可以通过读这个标识信号来判断转换过程是否结束。

APPLE II计算机CPU（6502）通过其外设接口（slot*）与数据采集器联接，机上设有八个连线基本相同的插槽。CPU总线，时基信号和另外一些必要的信号引到这些插槽中，用户可根据自己的要求自行设计接口，接口的工作方式可根据情况灵活设定。

这八个外设插槽的编号为*0~*7, 图3为其连线图。八个插槽基本上无区别, 仅*0和*7与其它稍有不同。其中*0插槽无I/O SEL信号,*7插槽则比别插槽多 \overline{SYNC} 和C'R两个信号。

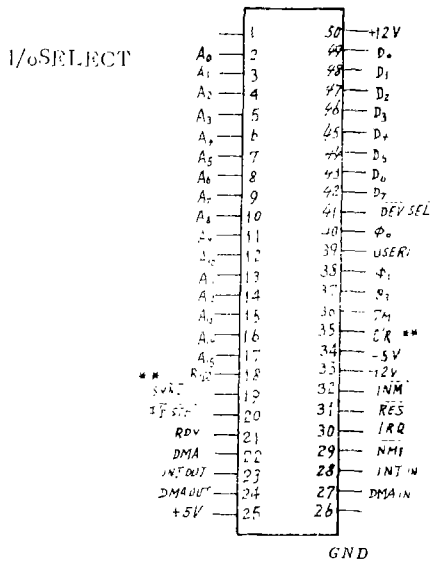


图3 外设插槽连线图

\overline{Y}_2 有效, 经逻辑电路使LF398处于保持状态。这时二路采样保持器中保持的是同一瞬时采

数据采集器板可插在除*0插槽外的任何插槽中, 插在不同的插槽中, 实现程序时的口地址稍有不同。

数据采集器板上的主要功能部件, 在程序控制下执行采样、保持、分送A、B路信号进入A/D变换过程, 以及8位数据总线读入12位字长信息的诸项操作, 在硬件上要由指令译码器和控制逻辑电路去完成, 表1给出了译码状态和功能。以查询方式进行的数据异步传送, CPU读入数据先要对作为外设的数据采集器A/D变换过程是否终了做一判别, 这由STS状态标志线和数据总线端口并接完成。

现在可以简单的描述这一数据采集器的工作过程了。假设CPU发出采样命令, 首先使相应插槽的 $\overline{DEV SEL}$ 信号有效, \overline{Y}_3 信号有效, 再送逻辑电路使LF398采样, 待采样达到稳定值后(当 $C_A = 1000p$, 稳定精度0.01%获得时间为 $6\mu s$) CPU再发出保持命令使

表1

| A_3 | A_2 | A_1 | A_0 | R/\overline{W} | 输出 | 相应命令 |
|--------|--------|--------|--------|------------------|------------------|---------|
| ϕ | / | / | X | ϕ | \overline{Y}_3 | 开始采样 |
| ϕ | / | ϕ | X | ϕ | \overline{Y}_2 | 保持 |
| ϕ | ϕ | 1 | X | ϕ | \overline{Y}_1 | 打开A路 |
| ϕ | ϕ | ϕ | X | ϕ | \overline{Y}_0 | 打开B路 |
| / | ϕ | ϕ | ϕ | ϕ | \overline{Y}_4 | 启动转换 |
| / | ϕ | ϕ | ϕ | / | \overline{Y}_4 | 读高八位数据 |
| / | ϕ | ϕ | / | / | \overline{Y}_4 | 读低四位数据 |
| / | ϕ | / | X | / | \overline{Y}_6 | 检查转换完毕否 |

集的两路模拟量。然后CPU再发出一个打开A路模拟开关命令, 送采样保持器A的模拟量到A/D变换器。这时CPU就可以启动A/D变换了。首先 \overline{Y}_4 有效, R/\overline{W} 为低电平, 经逻辑电路产生出开始转换所需的各状态, $CE = 1, \overline{CS} = 0, R/\overline{C} = 0, A_0 = 0$ 。因为 $A_0 = "0"$ 低电平, 则转换为长周期约 $25\mu s$, 并转换出12位数据。这时CPU的主要任务就是不停地经由STS线查询A/D变换器的状态, 检查转换是否完毕, 约 $25\mu s$ 后转换完毕。查询期间CPU没有处理其它事务, 只是等待着转换完毕。一俟转换过程结束CPU就发出读命令, 开始将转换得到的数据移入计算机内存的操作, 这时 \overline{Y}_4 仍有效, $CE = 1, \overline{CS} = 0$ 仍与启动时相同, 但 $R/\overline{C} = 1$ 。先置 $A_0 = 0$, 由数据总线读入高8位数据, 然后置 $A_0 = 1$, 再读入低4位数据, 这样就

完成了一个完整的数据采集过程。

现在我们来分析一下CPU控制启动转换到读数据的时序。本例中 \overline{CS} 为片选输入，用于选择不同的设备， R/\overline{C} 选择读数据和启动转换， CE 用于实现定时功能。图4是启动转换时

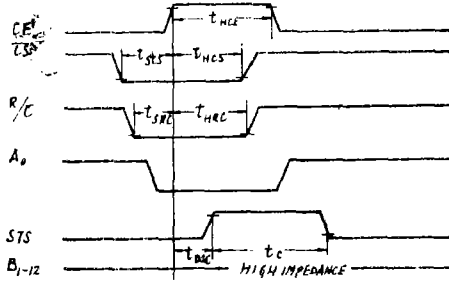


图4 启动转换时序图

序。首先 \overline{CS} 和 R/\overline{C} 是低电平（他们的次序不重要）经过 t_{SR0} （最小200ns）时间后一个启动正脉冲施加到 CE ，经过 t_{D80} （最大200ns） STS 信号升起转换开始。经 t_o 时间后转换结束 STS 变低。如果 t_{SCS} 或 t_{SR0} 小于200ns虽然能启动转换，但这时 CE 脉冲需要足够长。 A_0 线决定转换周期长度，必须在初始化之前选定，状态线 STS 为高表示转换正在进行中，模拟信号在 STS 变高之前允许变化，从变高开始到再变低的整个过程必须保持稳定。在启动转换到转换结束之前AD574变换内数据输出的三态缓冲器始终处于高阻状态。

图5是读数据时序，除 R/\overline{C} 保持为高电平外基本上与启动转换相同。放在输出寄存器中的数据在从 CE 的上升沿到下一个转换周期开始这段期间内可随意读取。且因为转换器被置为八位数据的模式， A_0 线为字节选择， A_0 线能在不重新循环其它三个控制线的情况下，直接地从一个字节转到下一个字节。当 A_0 为低时20至27脚送出八位数据， A_0 为高时硬接到脚24至27上的16至19送出四位数据，而脚20至23全“0”。 CE 变低后有两个延迟时间 t_{HD} 和 t_{HL} ， t_{HD} 是直到数据不再有效的延时， t_{HL} 是直到输出全变高阻状态的延时。

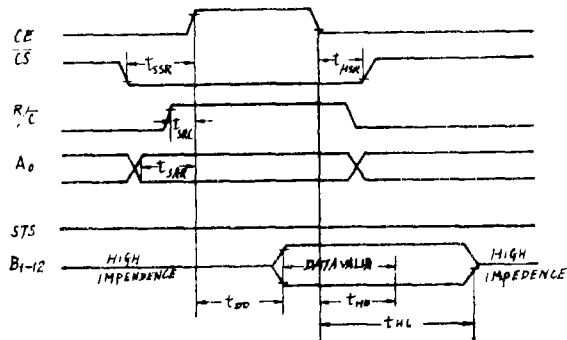


图5 读数据时序

四、程序框图

数据采集软件可以用高级语言（如BASIC语言）或汇编语言来编程，这里我们采用汇编语言，实现图1系统数据采集功能的程序编制极为容易、灵活，也便于提高数据采集速率。只需编写采集一对数据的子程序，那么欲得一组数据视具体情况选用中断方式或查询方

式等重复一对数据采集的子程序即可。

下面是采用查询方式编写的采集 n 个数据对的程序框图。有几点需说明一下：

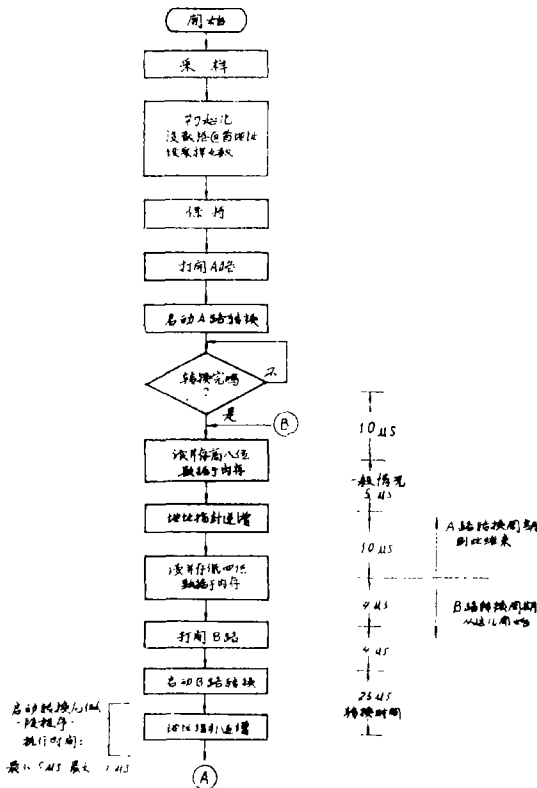
1. 存贮一对数据后地址指针要变化，计数器要递减。

2. 由于从发出采样命令，开始采样到获得稳定精度为0.01%采样值约需 $6\mu s$ 时间，所以从采样到保持应有一段延迟时间，合理的方法是先发采样命令让采样保持器采样，接着CPU继续做几条其它操作指令，然后再发保持命令，这样可填充一下为获得一定精度采样值必然要花费的等待时间。

3. 我们知道AD574中12位字长转换时间需约 $25\mu s$ ，从开始启动转换到转换结束这 $25\mu s$ ，CPU处于等待状态。为压缩总程序执行时间，充分地利用CPU效能，我们是这样考虑的：在发出启动转换命令后，不马上判断转换结束标志，而是安排CPU执行一段约 $25\mu s$ 左右的程序，诸如地址指针移动，计数器递减等，然后再判断转换结束标志，这样转换期间CPU仍工作。每一采集周期要对两路信号做A/D变换，转换时间共 $50\mu s$ ，占采集一组数组整个程序执行周期的1/3。图6为数据采集程序流程图，右边标示出了各步操作的实际执行时间，双路同时采样转换数据移入计算机内存总的执行时间为 $140\mu s$ 。

图7为使用这一数据采集系统在真空紫外光谱测量中的应用，并由计算机打印记录下来的谱图。

以上讨论了双路同时值12位数据采集器及其与微型计算机APPLE II适配的接口板硬件结构及软件编程。它的制作简便，成本低廉。数据精度、线性度较高，可获得不低于



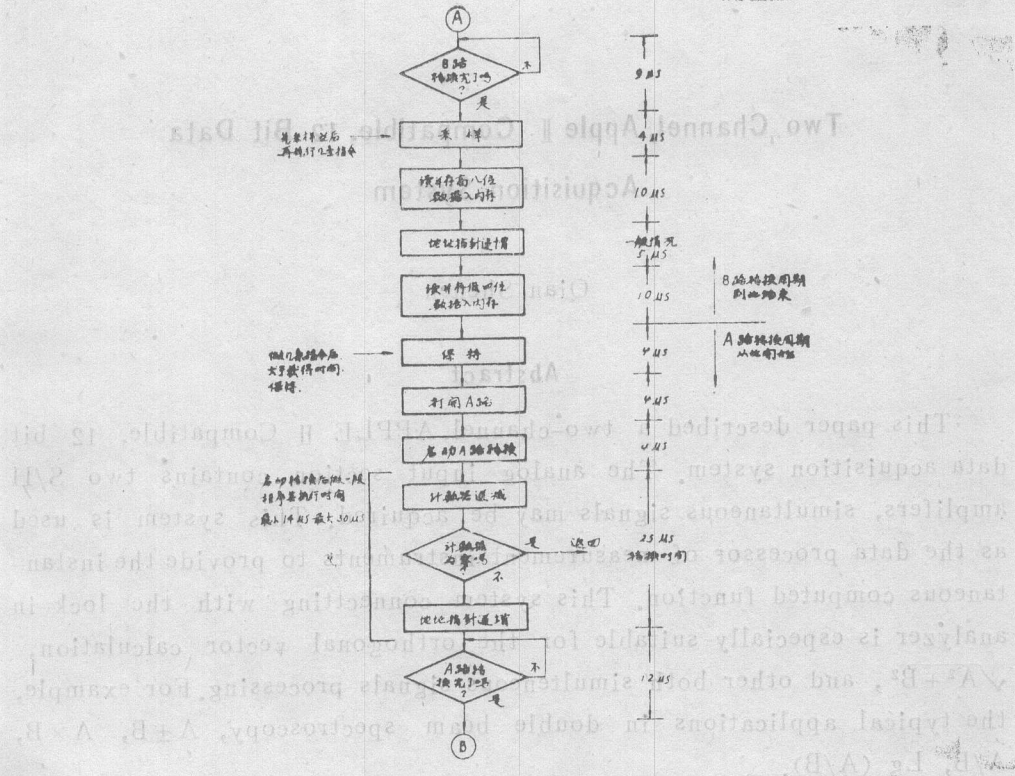


图6 A路转换周期为74μs B路转换周期为74μs 整个转换周期为145μs

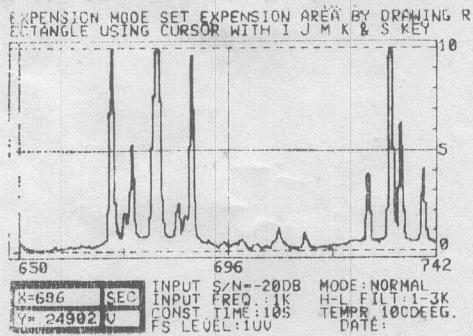


图7

7.1kHz 的采样速率。作者使用这一数据采集器做为正交锁相测量仪的终端数据处理设备，配合另外编制的统计处理软件和作图软件，在光谱实验室实现了弱光光谱的测量与谱图描绘，取得了满意的效果。目前APPLE II 微型机价廉、普及、应用广泛，本文所述的这一应用技术，对实验室测试工作或有补益。

参 考 文 献

- [1] Analog Devices Inc., Data Acquisition Products Catalog Supplement, 1979.
- [2] National Semiconductor Corp., Linear Databook, 1980.
- [3] 同济大学电气工程系翻印，APPLE II 微机综合应用技术。

Two Channel, Apple II Compatible, 12 Bit Data Acquisition System

Qian Shenan

Abstract

This paper described a two-channel, APPLE II Compatible, 12 bit data acquisition system. The analog input section contains two S/H amplifiers, simultaneous signals may be acquired. This system is used as the data processor of measurement instruments to provide the instantaneous computed function. This system connecting with the lock-in analyzer is especially suitable for the orthogonal vector calculation, $\sqrt{A^2+B^2}$, and other both simultaneous signals processing. For example, the typical applications in double beam spectroscopy, $A \pm B$, $A \times B$, A/B , $Lg (A/B)$.

Here, we discussed the composition of this system, and how to feed 12 bit data into the memory by the action of the APPLE II bus signals. The flow-chart of programming was given out.